PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-237916
(43)Date of publication of application : 09.09.1997

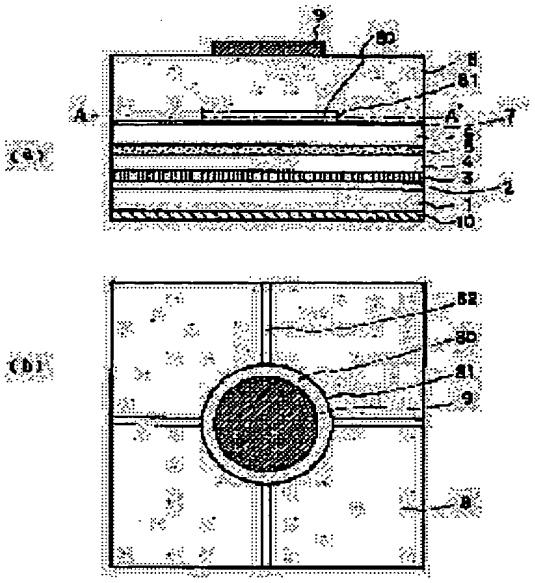
(51)Int.Cl. H01L 33/00

(21)Application number : 08-042710
(22)Date of filing : 29.02.1996

(71)Applicant : SHARP CORP
(72)Inventor : KURAHASHI TAKANAO

(54) LIGHT EMITTING DIODE AND MANUFACTURING METHOD

(57)Abstract:
PROBLEM TO BE SOLVED: To improve outgoing emission efficiency by forming a space contg. no crystal in a region in a lower part of an upper electrode.
SOLUTION: A circular space 80 is formed which is vacuum or filled with an atmosphere gas at bonding and contains no III-V compd. semiconductor crystal. A light emitted toward a GaAs substrate 1 is reflected to the surface of a light emitting diode chip by a RBR 3. A light emitted toward a GaP substrate 8 is reflected to the surface of this chip because of the refractive index difference between the space and substrate 8 in addition to DBR 3. Among lights emitted from a light emitting layer, the light from a cap layer 7 to the space 80 is transmitted about 70% and the transmitted light is reflected about 30% and the transmission and reflection are repeated. Since no absorption layer exists, the light is almost propagated to a second transparent semiconductor substrate 8 (GaP). Thus, the outgoing emission efficiency is improved.



LEGAL STATUS

[Date of request for examination]	09.07.1999
[Date of sending the examiner's decision of rejection]	
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	3239061
[Date of registration]	05.10.2001
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁（ＪＰ）　(12)特　許　公　報（Ｂ２）　(11)特許番号
特許第3239061号
(P3239061)
(45)発行日　平成13年12月17日(2001.12.17)　(24)登録日　平成13年10月5日(2001.10.5)
(51)Int.Cl.⁷　識別記号　ＦＩ
Ｈ０１Ｌ　33/00　Ｈ０１Ｌ　33/00　Ｂ
請求項の数6(全 10 頁)

(21)出願番号　特願平8－42710
(22)出願日　平成８年２月29日(1996.2.29)
(65)公開番号　特開平9－237916
(43)公開日　平成９年９月９日(1997.9.9)
審査請求日　平成11年７月９日(1999.7.9)

(73)特許権者　000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町22番22号
(72)発明者　倉橋　孝尚
大阪府大阪市阿倍野区長池町22番22号
シャープ株式会社内
(74)代理人　100103296
弁理士　小池　隆彌

審査官　杉山　輝和

(56)参考文献　特開　平８－335717（ＪＰ，Ａ）
特開　平７－193275（ＪＰ，Ａ）
特開　平４－320070（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.⁷，ＤＢ名)
H01L　33/00

(54)【発明の名称】　発光ダイオード及びその製造方法

1

(57)【特許請求の範囲】

【請求項１】　半導体基板上に単層あるいは複数層からなる発光層が積層され且つｎ型電極とｐ型電極とが形成された発光ダイオードにおいて、
上部電極の下部に該当する領域に設けられ、上部電極とほぼ一致する形状を有する、結晶の無い空間と、
該結晶の無い空間と上部電極との間に配置された半導体層と、を備えてなることを特徴とする発光ダイオード。

【請求項２】　前記半導体層は、ＧａＰ材料よりなることを特徴とする請求項１に記載の発光ダイオード。

【請求項３】　第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成する工程と、
この第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成した面または第２導電型の発光波長に対して透明な第２の半導体基板表面に結晶の無い空間の凹部を形成する工程と、

2

第１導電型の第１の半導体基板の発光層を形成した面と第２導電型の第２の半導体基板表面とを密着させた後熱処理し半導体基板どうしを接合する工程と、
第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成した面の反対側の面または第２導電型の発光波長に対して透明な第２の半導体基板の裏表面に結晶の無い空間の上方に上部電極を形成する工程とを有し、
前記結晶の無い空間の凹部と上部電極とは、ほぼ一致する形状であることを特徴とする発光ダイオードの製造方法。

【請求項４】　第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成した後、この表面を鏡面加工することを特徴とする請求項３記載の発光ダ

イオードの製造方法。

【請求項５】　第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成する工程と、

この第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成した面または第２導電型の発光波長に対して透明な第２の半導体基板表面に、結晶の無い空間の凹部を形成する工程と、

第１導電型の第１の半導体基板の発光層を形成した面と、第２導電型の第２の半導体基板表面とを密着させた後熱処理し半導体基板どうしを接合する工程と、

第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成した面の反対側の面または第２導電型の発光波長に対して透明な第２の半導体基板の裏表面に結晶の無い空間の上方に上部電極を形成する工程と、を有し、

前記キャップ層厚が０．２μｍ以下であることを特徴とする発光ダイオードの製造方法。

【請求項６】　第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成する工程と、

この発光層上に第２導電型の電流拡散層を形成する工程と、

第１導電型の第１の半導体基板を除去する工程と、

第１導電型の第１の半導体基板を除去した面または第１導電型の発光波長に対して透明な第２の半導体基板表面に結晶の無い空間の凹部を形成する工程と、

第１導電型の第１の半導体基板を除去した面と第１導電型の第２の半導体基板表面とを密着させた後熱処理し半導体基板どうしを接合する工程と、

第１導電型の第１の半導体基板を除去した面の反対側の面または第１導電型の発光波長に対して透明な第２の半導体基板の裏表面に結晶の無い空間領域の上方に上部電極を形成する工程とを有することを特徴とする発光ダイオードの製造方法。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は、表示用及び伝送用等に用いられる発光ダイオード及びその製造方法に関する。

【０００２】

【従来の技術】近年、光通信や発光ダイオード情報表示パネル等に発光ダイオード（発光ダイオード）が広く用いられている。これらの発光ダイオードは高輝度であることが重要であるが、発光ダイオードの輝度すなわち効率は内部量子効率と外部出射効率とによってきまる。このうち外部出射効率は素子構造に大きく影響される。

【０００３】発光ダイオードでは発光波長に対して透明な基板を用いることが外部出射効率を向上させることを目的として行われている。発光波長に対して不透明な基板を用いた場合には上面への出射光しか利用できないのに対し、発光波長に対して透明な基板を用いた場合には

上面だけでなく４つの側面からも光を取り出すことができるからである。

【０００４】ＡｌＧａＩｎＰ系の発光ダイオードにおいて発光波長に対して透明な基板を用いる方法として、発光波長に対して不透明なＧａＡｓ基板上に発光層を形成し、この上に発光波長に対して透明な基板を置き熱処理を施すことによって接合し、発光波長に対して不透明な基板を除去するという方法が行われている。

【０００５】また、ＡｌＧａＩｎＰ系の発光ダイオードでは、ｐ－$(Al_xGa_{1-x})_yIn_{1-y}P$クラッド層の抵抗率が大きく電流が広がらない。このため、このままではボンディングパッドの直下でしか発光せず、ボンディングパッドに遮られてしまい、外部に取り出すことのできる光はごく１部となる。

【０００６】そこで、電流を拡散させるために、１０μｍ程度の層厚の$Al_xGa_{1-x}As$やＧａＰ等の発光波長に対して透明でかつ抵抗率の低い層を電流拡散層として設けることが行われている。しかし、$Al_xGa_{1-x}As$、ＧａＰともに十分に抵抗率が低いわけではないので１０μｍ程度の層厚ではボンディングパッド直下での発光が中心となる。これを避けるために２回成長により電流拡散層と発光層の間のボンディングパッドに対応する位置に電流阻止層を設ける方法が行われている。

【０００７】図１５に従来技術として、電流拡散層としてｐ－ＡｌＧａＡｓ層を用い、上部電極（ボンディングパッド）に対応する位置にｎ－ＩｎＧａＡｌＰよりなる電流阻止層を設けることにより、外部出射効率の向上を図る方法が特開平４－２２９６６５号公報（出願人株式会社東芝）に記載されている。図１５において、３０はｎ型下部電極、３１はｎ－ＧａＡｓ基板、３２はｎ－ＩｎＧａＡｌＰクラッド層、３３はＩｎＧａＡｌＰ活性層、３４はｐ－ＩｎＧａＡｌＰクラッド層、３５はｐ－ＩｎＧａＰキャップ層（層厚５０ｎｍ以下）、３６はｎ－ＩｎＧａＡｌＰ電流阻止層、３７はｐ－ＡｌＧａＡｓ電流拡散層、３８はｐ－ＧａＡｓコンタクト層、３９はｐ型上部電極（ボンディングパッド）であり、ｎ－ＩｎＧａＡｌＰ電流阻止層３６はｎ－ＩｎＧａＡｌＰ層を成長後、所定の形にエッチングし、その後さらにｐ－ＡｌＧａＡｓ電流拡散層３７を成長したものである。

【０００８】また、内部量子効率を低下させることなく外部出射効率を向上させるため、第１の不透明な基板に成長させた発光ダイオードと第２の透明な基板とを密着させ、高温で加圧処理することにより、２つの基板を接合する技術（特開平６－２９６０４０号公報、出願人シャープ株式会社）が最近開発されており、これを図１６に示す。図１６において、４０はｎ型の第１基板、４１はバッファ層、４２は中間バンドギャップ層、４３は第１クラッド層、４４はアンドープの活性層、４５は第２クラッド層、４６はキャップ層（例えばｐ－ＧａＰ、約２μｍ厚）、４７はドーパント層、４８は第２の基板、

４９はおもりであり、ドーパント層（例えばＺｎからなるｐ－ＧａＰ、約５ｎｍ厚）４７と第２の基板（例えばｐ－ＧａＰ）４８とを９００℃程度の高温加圧熱処理により直接接合を行っていた。

【０００９】

【発明が解決しようとする課題】導電型の異なる電流阻止部を上部電極下に設けることなく、上部電極下に電流の流れない領域を形成し、外部出射効率の向上を図ることである。

【００１０】しかし、上述の発光波長に対して不透明なＧａＡｓ基板上に発光層を形成し、この上に発光波長に対して透明な基板を置き熱処理を施すことによって接合し、発光波長に対して不透明な基板を除去するという方法では、ボンディングパッド直下での発光も存在し、この発光は電極に遮られ外部に取り出すことができない。

【００１１】また、キャップ層として発光波長に対して透明でかつ安定であるという理由でＧａＰを用いてるが、発光層に対して約３．６％の格子不整合を有しているため、数μｍの層厚にエピタキシャル成長させると完全な鏡面は得られない。そのため、熱処理を施しても接合されにくいという問題があり、良好な接合を得るためにはかなり高温での熱処理が必要であった。

【００１２】また、２回成長により電流拡散層と発光層の間にボンディングパッドに対応する位置に電流阻止層を設ける方法では発光を上面のみからしか取り出すことができないという問題があった。

【００１３】そこで、この発明の目的は発光した光をチップの側面からも取り出すことができ且つ電流阻止部をボンディングパッド下に備えた高輝度の発光ダイオードを提供することにある。

【００１４】

【課題を解決するための手段】本発明の請求項１記載の発光ダイオードは、半導体基板上に単層あるいは複数層からなる発光層が積層され且つｎ型電極とｐ型電極とが形成された発光ダイオードであり、上部電極の下部に該当する領域に設けられ、上部電極とほぼ一致する形状を有する、結晶の無い空間と、該結晶の無い空間と上部電極との間に配置された半導体層と、を備えてなることを特徴としている。

【００１５】請求項２に記載の発光ダイオードは、前記結晶の無い空間を設ける半導体層の材料がＧａＰより構成されることを特徴としている。

【００１６】また、請求項３の発光ダイオードの製造方法は、第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成する工程と、この第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成した面または第２導電型の発光波長に対して透明な第２の半導体基板表面に結晶の無い空間の凹部を形成する工程と、第１導電型の第１の半導体基板の発光層を形成した面と第２導電型の第２の半導体基板表面

とを密着させた後熱処理し半導体基板どうしを接合する工程と、第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成した面の反対側の面または第２導電型の発光波長に対して透明な第２の半導体基板の裏表面に結晶の無い空間の上方に上部電極を形成する工程と、を有し、前記結晶の無い空間の凹部と上部電極とは、ほぼ一致する形状であることを特徴としている。

【００１７】また、請求項４の発光ダイオードの製造方法は、第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成した後、この表面を鏡面加工することを特徴としている。

【００１８】また、請求項５の発光ダイオードの製造方法は、第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成し、さらにその上にキャップ層を形成する発光ダイオードにおいて、キャップ層厚が０．２μｍ以下であることを特徴としている。

【００１９】さらに、請求項６の発光ダイオードの製造方法は、第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成する工程と、この発光層上に第２導電型の電流拡散層を形成する工程と、第１導電型の第１の半導体基板を除去する工程と、第１導電型の第１の半導体基板を除去した面または第１導電型の発光波長に対して透明な第２の半導体基板表面に結晶の無い空間の凹部を形成する工程と、第１導電型の第１の半導体基板を除去した面と第１導電型の第２の半導体基板表面とを密着させた後熱処理し半導体基板どうしを接合する工程と、第１導電型の第１の半導体基板を除去した面の反対側の面または第１導電型の発光波長に対して透明な第２の半導体基板の裏表面に結晶の無い空間領域の上方に上部電極を形成する工程とを有することを特徴としている。

【００２０】本発明の作用について説明する。本発明の発光ダイオードは、ボンディングパッド下に結晶の存在しない部分を形成することによって電流阻止部を設けているので、電極下での外部に取り出すことのできない無効発光を減少させることができる。また、発光層から窓層へ取り出された発光の光の多くは発光ダイオード表面で発光層方向に反射されるが、この１部は電流阻止部と結晶との屈折率差によって再度発光ダイオード表面方向に反射されるので外部出射効率がさらに向上される。

【００２１】本発明の請求項２の発光ダイオードは、前記結晶の無い空間を設ける半導体層の材料がＧａＰより構成されることにより、発光波長に対して透明であり、そのため外部出射効率が向上できることは勿論のこと、適切な低い抵抗値であり、且つ取り扱い易い半導体材料であるため、発光ダイオードの設計が容易である。

【００２２】本発明の請求項３の発光ダイオードの製造方法は、上記４工程をとることによって、発光ダイオードの側面から発光光を取り出すことができ、かつボンデ

ィングパッド下での発光を抑制することも可能となっており、外部出射効率の高い発光ダイオードを得ることができる。

【００２３】本発明の請求項４の発光ダイオードの製造方法は接合する２枚の半導体基板のうち、エピタキシャル成長した半導体基板の表面を鏡面加工しているので、鏡面加工しない場合よりもより低温で接合可能である。

【００２４】本発明の請求項５の発光ダイオードの製造方法は発光層上に形成するキャップ層の厚さを０．２μｍ以下と薄くしているので、数μｍの厚さのキャップ層を設けた場合よりエピタキシャル成長した半導体基板の表面の平坦性がよく、より低温で接合可能である。

【００２５】本発明の請求項６の発光ダイオードの製造方法は前記６工程をとることによって、発光ダイオードの側面から発光の光を取り出すことができ、かつボンディングパッド下での発光を抑制することも可能となっており、外部出射効率の高い発光ダイオードを得ることができる。また、接合する２枚の半導体基板の表面は良好な平坦性を有しているため、鏡面加工、キャップ層厚の薄膜化をしなくても、低温で接合可能である。

【００２６】

【発明の実施の形態】図１および図５および図９に示される本発明の３つの異なる実施の形態について説明する。

【００２７】先ず、図１乃至図４を用いて、発光波長に対して不透明なｎ型のＧａＡｓ基板を用いたＡｌＧａＩｎＰ系の場合について説明する。図１（ａ）は本実施例で得られる発光ダイオードの断面図であり、図１（ｂ）は図１（ａ）のＡ－Ａ′における発光ダイオードの表面に平行な面での断面図にボンディングパッドの位置を重ねた図である。図２および図３（ａ）および図４は本実施例の発光ダイオードの製造工程を示す断面図であり、図３（ｂ）は図３（ａ）のＡ－Ａ′における発光ダイオードの表面に平行な面での断面図である。

【００２８】この一実施の形態よりなる発光ダイオードはＡｌＧａＩｎＰ系のものであり、図２にその構造および製造方法を示す。発光波長に対して不透明な第１導電型の第１の半導体基板であるｎ型のＧａＡｓ基板１上にｎ型のＧａＡｓバッファー層２（約１μｍ厚）、ｎ型の$Al_{0.5}In_{0.5}P$とｎ型の$(Al_{0.4}Ga_{0.6})_{0.5}In_{0.5}P$の４０ペアのＤＢＲ層３（約４μｍ厚）、ｎ型の$Al_{0.5}In_{0.5}P$第１クラッド層４（約１μｍ厚）、アンドープの$(Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P$活性層５（約０．６μｍ厚）、ｐ型の$Al_{0.5}In_{0.5}P$第２クラッド層６（約１μｍ厚）、ｐ型のＧａＰキャップ層７（約５μｍ）をＭＯＣＶＤ法により順次積層する。その後、ｐ型ＧａＰ層７の表面を鏡面加工する。ここにＤＢＲ層は分布反射型層（Ｄｉｓｔｒｉｂｕｔｅｄ　Ｂｒａｇｇ　Ｒｅｆｌｅｃｔｏｒ）のことである。

【００２９】次に、図３は発光ダイオードの上部電極部

となるＧａＰ基板についての図であり、図３（ａ）は断面図、図３（ｂ）は図３（ａ）のＡ－Ａ′断面図である。図３（ａ）に示すように発光波長に対して透明な第２導電型の第２の半導体基板であるｐ型のＧａＰ基板８による上部電極部を作成する。図３（ｂ）に示すように発光波長に対して透明なｐ型のＧａＰ基板８の表面を直径約１２０μｍの大きさの円形状８１に０．１μｍ程度の深さに硫酸：過酸化水素系エッチャントによりエッチングする。さらに、この円８１と隣接する円と円を結ぶ約１０μｍの幅の４本のストライプ溝８２を０．１μｍ程度の深さに硫酸：過酸化水素系エッチャントによりエッチングする。

【００３０】その後、図２に示されるｐ－ＧａＰキャップ層７および図３（ａ）に示されるＧａＰ基板８の下表面を硫酸：過酸化水素系のエッチャントでそれぞれ０．１μｍ程度エッチングし、図４に示されるようにＧａＰキャップ層７とＧａＰ基板８とを積層し、密着させる。その後、３０ｇ／ｃｍ^{2}程度の圧力をこの積層したウエハーに加え、H_2雰囲気中で７００℃で２時間程度熱処理する。このようにして、ｐ－ＧａＰキャップ層７とＧａＰ基板８の表面とは電気的にも、光学的にも接合される。このようにして図４の形が完成する。形成された円形状の空間８０はIII－Ｖ族化合物半導体結晶の全く無い空間であり、真空または接合時の雰囲気ガス（例えば水素ガス）などに満たされている。

【００３１】次に、図４のｎ－ＧａＡｓ基板１を硫酸：過酸化水素系エッチャントにより５０μｍ厚程度までエッチングする。次に、図４のｐ－ＧａＰ基板（上部電極側）８の厚さが約２００μｍ～２５０μｍ程度になるまで研磨する。洗浄後、真空装置により、先ずこのｐ－ＧａＰ基板の上面側にＡｕＢｅ／Ａｕ材料からなるｐ型電極の薄膜を形成し、熱処理によりｐ型上部電極（ボンディングパッド）９を完成する。続いて、ｎ－ＧａＡｓ基板１の下面にＡｕＧｅ／Ａｕ材料の薄膜を形成し、熱処理によりｎ型下部電極１０を完成する。

【００３２】このようにして得られた発光ダイオードはｐ型電極およびｎ型電極を持ち、図１に示される。

【００３３】図１（ａ）は本実施例で得られる発光ダイオードの断面図であり、図１（ｂ）は図１（ａ）のＡ－Ａ′における発光ダイオードの表面に平行な面での断面図にボンディングパッドの位置を重ねた図である。ｐ型電極は直径約１００μｍのボンディングパッド９が形成される。このボンディングパッド９は円形の結晶の無い空間８０とほぼ一致するように形成されている。一方、ｎ－ＧａＡｓ基板１の下面のｎ型電極１０は全面のベタ電極である。そしてこの場合、発光波長に対して不透明な第１導電型の第１の半導体基板であるｎ型のＧａＡｓ基板１上の、ｎ型のＧａＡｓバッファー層２とｎ型のＤＢＲ層３とｎ型の$Al_{0.5}In_{0.5}P$第１クラッド層４とアンドープの$(Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P$活性層５

とp型の$Al_{0.5}In_{0.5}P$第2クラッド層6とp型のGaPキャップ層7とが発光層となる。

【0034】このようにして得られた図1に示される発光ダイオードの大きさは、縦約300μm×横約300μm×高さ約250μm～350μm程度である。

【0035】発光波長はアンドープの活性層の組成によって決められるが、一実施の形態よりなる本発明の場合、$(Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P$活性層5なので、発光波長はλ＝0．58μm～0．60μm程度であるため、GaP基板8に対して十分透明であり、且つGaP基板8が200μm厚程度と十分厚くなっているので側面からも発光の光を取り出すことができる。

【0036】この発光ダイオードは発光波長に対して不透明な第1導電型の第1の半導体基板であるGaAs基板1を用いているが、GaAs基板1の方向へ向かう発光はDBR3によって発光ダイオードチップの表面方向へ反射される。そして、GaP基板8に向かって出射された光には、DBR3だけでなく結晶の無い空間（電流阻止部）80とGaP基板8との屈折率差、Δn＝n（GaP）－n（結晶の無い空間）＝約3．45－約1．0＝約2．45、により発光ダイオードチップの表面方向に反射される。発光層からの光の内、キャップ層7から結晶の無い空間80へ向かう光の約70％は透過し、この透過した光の約30％が反射されるが、透過と反射を繰り返すが吸収層が無いので、第2の透明な半導体基板8（GaP）へほぼ全部光伝搬される。しかも、ボンディングパッド9の下には結晶が無いため電流が流ず、ボンディングパッド直下での無効の発光は無くなる。その結果、GaP基板をエッチングして電流阻止部を形成しない従来の発光ダイオードが約3cd（カンデラ）であったのに対して、本実施例の発光ダイオードは約3．6cdであり、20％程度の光度の向上が達成できた。この輝度比較の場合の動作条件は、どちらも順方向電流20mA、順方向電圧約2．1Vであった。

【0037】また、GaPキャップ層7の表面を鏡面加工しているので、GaP表面の微視的な平坦性が向上し、p－GaPキャップ層7とGaP基板8表面との接合加工は、鏡面加工しない場合は900℃以上でしか十分な密着力が得られなかったのに対し、700℃で十分な接合強度が得られた。

【0038】次に、図5乃至図8を用いて、他の一実施の形態よりなる発光ダイオードの構造およびその製造方法について説明する。

【0039】図5（a）は本実施例で得られる発光ダイオードの断面図であり、図5（b）は図5（a）のB－B′における発光ダイオードの表面に平行な面での断面図にボンディングパッドの位置を重ねた図である。図6および図7（a）および図8は本実施例の発光ダイオードの製造工程を示す断面図であり、図7（b）は図7（a）のB－B′における発光ダイオードの表面に平行

な面での断面図である。

【0040】この一実施の形態よりなる発光ダイオードはAlGaInP系のものであり、図6にその構造および製造方法を示す。発光波長に対して不透明な第1導電型の第1の半導体基板であるn型のGaAs基板1上にn型のGaAsバッファー層2（約1μm厚）、n型の$(Al_{0.4}Ga_{0.6})_{0.5}In_{0.5}P$のキャップ層11（約0．05μm厚）、n型の$Al_{0.5}In_{0.5}P$第1クラッド層4（約1μm厚）、アンドープの$(Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P$活性層5（約0．6μm厚）、p型の$Al_{0.5}In_{0.5}P$第2クラッド層6（約1μm厚）、p型のGaPキャップ層7（約0．2μm厚）をMOCVD法により順次積層する。

【0041】次に、図7は発光ダイオードの上部電極部となるGaP基板についての図であり、図7（a）はその断面図であり、図7（b）は図7（a）のA－A′断面図である。図7（a）に示すように発光波長に対して透明な第2導電型の第2の半導体基板であるp型のGaP基板8による上部電極部を作成する。図7（b）に示すように発光波長に対して透明なp型のGaP基板8の表面を直径約120μmの大きさの円形状81に0．1μm程度の深さに硫酸：過酸化水素系エッチャントによりエッチングする。さらに、この円81と隣接する円と円を結ぶ約10μmの幅の4本のストライプ溝82を0．05μm程度の深さに硫酸：過酸化水素系エッチャントによりエッチングする。

【0042】その後、図6に示されるp－GaPキャップ層7および図7（a）に示されるGaP基板8の下表面を硫酸：過酸化水素系のエッチャントでそれぞれ0．1μm程度エッチングし、図8に示されるようにGaPキャップ層7とGaP基板8とを積層し、密着させる。その後、30g／cm^2程度の圧力をこの積層したウエハーに加え、H_2雰囲気で700℃で2時間程度熱処理する。このようにして、p－GaPキャップ層7とGaP基板8の表面とは電気的にも、光学的にも接合される。このようにして図8の形が完成する。形成された円形状の空間80はIII－V族化合物半導体結晶の全く無い空間であり、真空または接合時の雰囲気ガス（例えば水素ガス）などに満たされている。

【0043】次に、図8のn－GaAs基板1を硫酸：過酸化水素系エッチャントにより10μm厚程度までエッチングする。次に、図7のp－GaP基板（上部電極側）8の厚さが約200μm～250μm程度になるまで研磨する。洗浄後、真空装置により、先ずこのp－GaP基板の上面側にAuBe／Au材料からなるp型電極の薄膜を形成し、熱処理により上部p型電極（ボンディングパッド）9を完成する。このボンディングパッドの大きさは直径約100μm程度であり、先に形成されたp－GaP基板8に形成した凹部の円形部分（直径約120μm程度）81の中に入るように位置合わせして

形成される。その後、n－GaAs基板1の下面にAuGe／Au材料によりドット状のn型電極12を形成する。さらに、このn型電極12をドット状態にマスキングして、例えば、硫酸：過酸化水素系などのエッチング液で処理すると、GaAs材料とキャップ層材料とのエッチング　レートが大きく異なることを利用して、n型の$(Al_{0.4}Ga_{0.6})_{0.5}In_{0.5}P$のキャップ層11（約0．05μm厚）の直前の深さにまでエッチングする。

【0044】このようにして、ドット状のn型電極およびp型電極が形成された発光ダイオード（図5（a））が完成する。このドット電極の形状は、ドットが約50μmφ位、ドット　ピッチは約100μm位である。そしてこの場合、発光波長に対して不透明な第1導電型の第1の半導体基板であるn型のGaAs基板1上の、バッファー層2とキャップ層11と第1クラッド層4とアンドープの$(Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P$活性層5と第2クラッド層6とキャップ層7とが発光層となる。

【0045】このようにして得られた図5（a）に示される発光ダイオードの大きさは、縦約300μm×横約300μm×高さ約250μm～350μm程度である。

【0046】このようにして得られた発光ダイオードは発光波長に対して透明なGaP基板8を用いているので側面からも発光の光を取り出すことができる。なお、GaP基板8中に出射された光の1部は電流阻止部（空間）80とGaP基板8の屈折率差によって発光ダイオードチップの表面方向に反射される。しかも、ボンディングパッド9の下には電流が流れないのでボンディングパッド直下での無効発光を抑制することができる。その結果、GaP基板をエッチングして凹構造を形成することなく直接接合してできた発光ダイオード（空間80の無い発光ダイオード）が3．5cd（カンデラ）であったのに対して、本実施例の発光ダイオードは4．2cd（カンデラ）であり、20％の光度の向上が達成できた。図1に示された一実施の形態よりなる本発明に比較した本発明の輝度が向上しているのは主としてn型GaAs基板1を約10μm厚とし、且つ下部のn型電極をドット状にエッチングした構造の採用によると考えられる。

【0047】この輝度比較の場合の動作条件は、どちらも順方向電流20mA、順方向電圧約2．1Vであった。

【0048】また、GaPキャップ層7の成長層厚を約0．2μmとしているので、GaP表面の微視的な平坦性が向上し、GaPキャップ層厚が約2μmの場合は900℃以上でしか十分な密着強度が得られなかったのに対し、700℃で十分な密着強度が得られた。

【0049】次に、図9乃至図14を用いて、他の一実施の形態よりなる発光ダイオードの構造およびその製造

方法について説明する。

【0050】図9（a）は本実施例で得られる発光ダイオードの断面図であり、図9（b）は図9（a）のC－C′における発光ダイオードの表面に平行な面での断面図にボンディングパッドの位置を重ねた図である。図10および図11および図12および図13および図14は本実施例の発光ダイオードの製造工程を示す断面図である。

【0051】この一実施の形態よりなる発光ダイオードはAlGaInP系のものであり、図9（a）にその構造および製造方法を示す。発光波長に対して不透明な第1導電型の第1の半導体基板であるn型のGaAs基板1上にn型のGaAsバッファー層2（約1μm厚）、n型の$Ga_{0.6}In_{0.5}P$のキャップ層13（約0．02μm厚）、n型の$Al_{0.5}In_{0.5}P$第1クラッド層4（約1μm厚）、アンドープの$(Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P$活性層5（約0．6μm厚）、p型の$Al_{0.5}In_{0.5}P$第2クラッド層6（約1μm厚）、p型のGaPキャップ層7（約0．2μm厚）をMOCVD法により順次積層する。

【0052】続いて、図11に示すようにVPE法（Vapor Phase Epitaxy、気相成長法）によりp型のGaP14を約50μm積層する。その後、図12に示すようにGaAs基板1をアンモニア：過酸化水素系エッチャントにより除去する。

【0053】その後、図13に示すように発光波長に対して透明なn型のGaP基板15の表面に、SiN_xをマスクとして直径約120μmの大きさの円形にZnを数ミクロンの深さまで拡散させ、電流阻止部83を形成する。その後、SiN_xをバッファードフツ酸で除去した後、GaP基板15の表面を硫酸：過酸化水素系のエッチャントで0．1μm程度エッチングし、$Ga_{0.5}In_{0.5}P$キャップ層13を0．01μm程度エッチングする。

【0054】その後、図14に示すように$Ga_{0.5}In_{0.5}P$キャップ層13とGaP基板15とを積層し、密着させる。その後、30g／cm^{2}程度の圧力をこの積層したウエハーに加え、H_2雰囲気で700℃で2時間程度熱処理する。このようにして、p－GaPキャップ層7とGaP基板8の表面とは電気的にも、光学的にも接合される。このようにして図14の形が完成する。

【0055】次に、図9に示されるように、n－GaP基板15を厚さが約200μm～250μm程度になるまで研磨する。洗浄後、真空装置により、先ずこのn－GaP基板の上面側にAuSi／Au材料からなるドット状のn型電極の薄膜を形成し、熱処理により下部n型電極16を完成する。このドット電極の形状は、ドットが約50μmφ位、ドット　ピッチは約100μm位である。

【0056】次に、電流拡散層となるp－GaP14の

上面にｐ型電極（ボンディングパッド）９をＡｕＢｅ／Ａｕ材料により形成する。このボンディングパッドの大きさは直径約１００μｍ程度であり、先に形成されたｎ－ＧａＰ基板１５にＺｎを拡散して形成した電流阻止部（ｐ型領域、大きさ約１２０μｍ）８３の中に入るように位置合わせして形成される。

【００５７】このようにして、ドット状のｎ型電極およびｐ型電極が形成された発光ダイオード（図９（ａ））が完成する。図９（ａ）に示される発光ダイオードの大きさは、縦約３００μｍ×横約３００μｍ×高さ約２５０μｍ～３５０μｍ程度である。そしてこの場合、発光波長に対して不透明な第１導電型の第１の半導体基板であるｎ型のＧａＡｓ基板１上の、バッファー層２とキャップ層１３と第１クラッド層４とアンドープの（$Al_{0.3}Ga_{0.7}$）$_{0.5}In_{0.5}P$活性層５と第２クラッド層６とキャップ層７とが発光層となる。

【００５８】このようにして得られた発光ダイオードは発光波長に対して透明なｎ－ＧａＰ基板１５およびｐ－ＧａＰ基板（電流拡散層）１４を用いているので側面からも発光の光を取り出すことができる。また、ｎ－ＧａＰ基板１５中に出射された光の１部は電流阻止部（空間）８０とＧａＰ基板１５の屈折率差によって発光ダイオードチップの表面方向に反射される。また、ｎ型の$Ga_{0.6}In_{0.5}P$のキャップ層１３は発光光を吸収するが層厚が約０．０１μｍ程度と薄いため発光ダイオードの輝度に対する影響は十分小さい。しかも、ｐ－ＧａＰ基板（電流拡散層）１４のボンディングパッド９の下に当たる領域には電流が流れないのでボンディングパッド直下での無効発光を抑制することができる。

【００５９】その結果、ＧａＰ基板にＺｎを拡散することなく直接接合してできた発光ダイオードが４．０ｃｄ（カンデラ）であったのに対して、本発明の発光ダイオードは４．６ｃｄ（カンデラ）であり、１５％の光度の向上が達成できた。この輝度比較の場合の動作条件は、どちらも順方向電流２０ｍＡ、順方向電圧約２．１Ｖであった。

【００６０】図１に示された一実施の形態よりなる本発明に比較して今回輝度が向上しているのは主として発光に対して透明なｎ－ＧａＰ基板を用い、且つ下部のｎ型電極をドット状にした構造の採用によると考えられる。

【００６１】

【発明の効果】以上のように、本発明の請求項１によれば、半導体基板上に単層あるいは複数層からなる発光層が積層され且つｎ型電極とｐ型電極とが形成された発光ダイオードにおいて、上部電極の下部に該当する領域に結晶の無い空間を設けることにより、外部出射効率を１５％～２０％向上することができた。

【００６２】また、請求項２に記載の発光ダイオードによれば、前記結晶の無い空間を設ける半導体層の材料がＧａＰより構成されることにより、外部出射効率を大幅に向上することができた。

【００６３】また、請求項３の発光ダイオードの製造方法によれば、第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成する工程と、この第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成した面または第２導電型の発光波長に対して透明な第２の半導体基板表面に結晶の無い空間の凹部を形成する工程と、第１導電型の第１の半導体基板の発光層を形成した面と第２導電型の第２の半導体基板表面とを密着させた後熱処理し半導体基板どうしを接合する工程と、第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成した面の反対側の面または第２導電型の発光波長に対して透明な第２の半導体基板の裏表面に結晶の無い空間の上方に上部電極を形成する工程とを有することにより、容易に電流阻止部を形成することができる。

【００６４】また、請求項４の発光ダイオードの製造方法によれば、第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成した後、この表面を鏡面加工することにより、低い温度で第１導電型の第１の半導体基板と第２導電型の第２の半導体基板と接合することができる。

【００６５】また、請求項５の発光ダイオードの製造方法によれば、第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成し、さらにその上にキャップ層を形成する発光ダイオードにおいて、キャップ層厚が０．２μｍ以下であることにより、低い温度で第１導電型の第１の半導体基板と第２導電型の第２の半導体基板と接合することができる。

【００６６】さらに、請求項６の発光ダイオードの製造方法によれば、第１導電型の第１の半導体基板上に単層あるいは複数層からなる発光層を形成する工程と、この発光層上に第２導電型の電流拡散層を形成する工程と、第１導電型の第１の半導体基板を除去する工程と、第１導電型の第１の半導体基板を除去した面または第１導電型の発光波長に対して透明な第２の半導体基板表面に結晶の無い空間の凹部を形成する工程と、第１導電型の第１の半導体基板を除去した面と第１導電型の第２の半導体基板表面とを密着させた後熱処理し半導体基板どうしを接合する工程と、第１導電型の第１の半導体基板を除去した面の反対側の面または第１導電型の発光波長に対して透明な第２の半導体基板の裏表面に結晶の無い空間領域の上方に上部電極を形成する工程とを有することにより、低い温度で第１導電型の第１の半導体基板と第２導電型の第２の半導体基板と接合することができると共に、外部出射効率を大幅に向上することができた。

【００６７】以上説明したように、本発明による発光ダイオード及びその製造方法においては、発光層を有した半導体基板と外部出射効率を向上させるための半導体基板を接合し、このときどちらか一方の半導体基板に電流

阻止部を形成しておき、さらに接合界面の平坦性を良好なものとしておくことにより、従来よりも高輝度の発光ダイオードを容易に製造することができる。

【図面の簡単な説明】

【図１】本発明の一実施の形態よりなる発光ダイオードの図であり、（ａ）は断面図、（ｂ）は（ａ）のＡ－Ａ′断面図にボンディングパッドの位置を重ねた図である。

【図２】本発明の一実施の形態よりなる発光ダイオードの製造工程を示す断面図である。

【図３】本発明の一実施の形態よりなる発光ダイオードの上部電極部となるＧａＰ基板についての図であり、（ａ）は断面図、（ｂ）は（ａ）のＡ－Ａ′断面図である。

【図４】本発明の一実施の形態よりなる発光ダイオードの製造工程を示す断面図であり、ＧａＰキャップ層７とＧａＰ基板８とをを積層し、密着させた図である。

【図５】本発明の一実施の形態よりなる発光ダイオードの図であり、（ａ）は断面図、（ｂ）は（ａ）のＢ－Ｂ′断面図にボンディングパッドの位置を重ねた図である。

【図６】本発明の一実施の形態よりなる発光ダイオードの製造工程を示す断面図である。

【図７】本発明の一実施の形態よりなる発光ダイオードの上部電極部となるＧａＰ基板についての図であり、（ａ）は断面図、（ｂ）は（ａ）のＢ－Ｂ′断面図である。

【図８】本発明の一実施の形態よりなる発光ダイオードの製造工程を示す断面図であり、ＧａＰキャップ層７とＧａＰ基板８とを積層し、密着させた図である。

【図９】本発明の一実施の形態よりなる発光ダイオードの図であり、（ａ）は断面図、（ｂ）は（ａ）のＣ－Ｃ′断面図にボンディングパッドの位置を重ねた図である。

【図１０】本発明の一実施の形態よりなる発光ダイオードの製造工程を示す断面図である。

【図１１】本発明の一実施の形態よりなる発光ダイオードの製造工程を示す断面図であり、ＶＰＥ法によりｐ型のＧａＰ１４を約５０μｍ積層している。

【図１２】本発明の一実施の形態よりなる発光ダイオードの製造工程を示す断面図である。

【図１３】本発明の一実施の形態よりなる発光ダイオードの製造工程を示す断面図であり、発光波長に対して透明なｎ型のＧａＰ基板１５の表面にＺｎ拡散による電流阻止部８３を形成している図である。

【図１４】本発明の一実施の形態よりなる発光ダイオードの製造工程を示す断面図であり、$Ga_{0.5}In_{0.5}P$キャップ層１３とＧａＰ基板１５とを積層し、密着させた図である。

【図１５】従来例の電流拡散層としてｐ－ＡｌＧａＡｓ層を用い、上部電極に対応する位置に電流阻止層を設けた発光ダイオードを示す図である。

【図１６】従来例の第１の不透明な基板に成長させた発光ダイオードと第２の透明な基板とを密着させ、高温で加圧処理により、２つの基板を接合してなる発光ダイオードを示す図である。

【符号の説明】

１　ＧａＡｓ基板

２　ｎ型のＧａＡｓバッファー層（約１μｍ厚）

３　ｎ型の$Al_{0.5}In_{0.5}P$とｎ型の$(Al_{0.4}Ga_{0.6})_{0.5}In_{0.5}P$の４０ペアのＤＢＲ層

４　ｎ型の$Al_{0.5}In_{0.5}P$第１クラッド層（約１μｍ厚）

５　アンドープの$(Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P$活性層（約０．６μｍ厚）

６　ｐ型の$Al_{0.5}In_{0.5}P$第２クラッド層（約１μｍ厚）

７　ｐ型のＧａＰキャップ層７（約５μｍ、または約０．２μｍ厚）

８　発光波長に対して透明なｐ型のＧａＰ基板（上部電極部）

９　ＡｕＢｅ／Ａｕ材料からなるｐ型上部電極（ボンディングパッド）

１０　ＡｕＧｅ／Ａｕ材料からなるｎ型下部電極（全面のベタ電極）

１１　ｎ型$(Al_{0.4}Ga_{0.6})_{0.5}In_{0.5}P$のキャップ層（約０．０５μｍ厚）

１２　ＡｕＧｅ／Ａｕ材料からなるドット状のｎ型下部電極

１３　$Ga_{0.5}In_{0.5}P$キャップ層（約０．０１μｍ～０．０２μｍ程度）

１４　ｐ－ＧａＰ基板（電流拡散層）

１５　ｎ－ＧａＰ基板

１６　ｎ－ＧａＰ基板のＡｕＳｉ／Ａｕ材料のドット状のｎ型下部電極

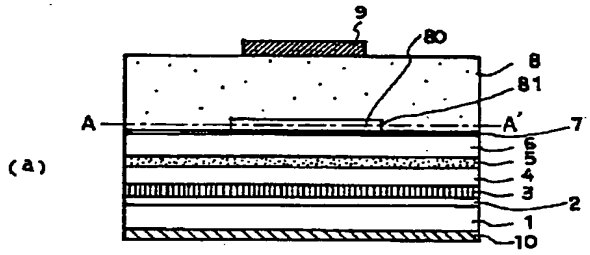
８０　電流阻止部の作用をなす円形状の結晶の無い空間

８１　直径約１２０μｍの大きさの円形状凹部

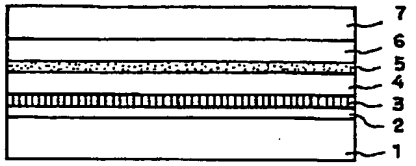
８２　円８１と隣接する円と円を結ぶ約１０μｍの幅の４本のストライプ溝

８３　電流阻止部

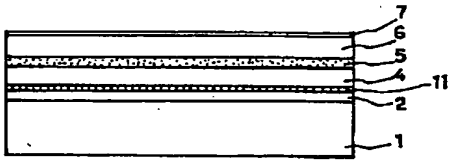
【図１】



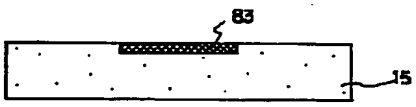
【図２】



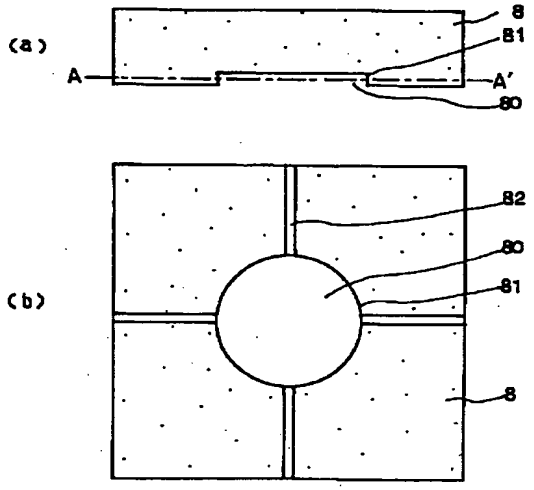
【図６】



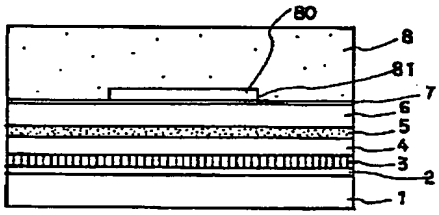
【図１３】



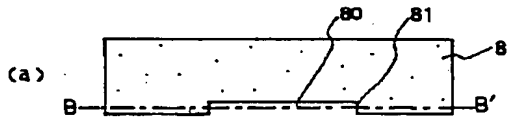
【図３】



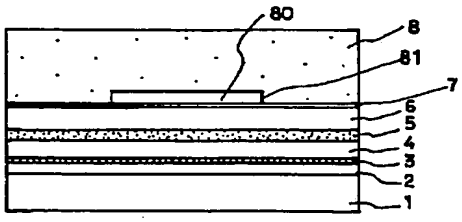
【図４】

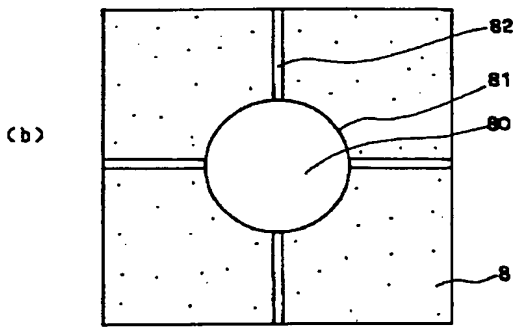


【図７】

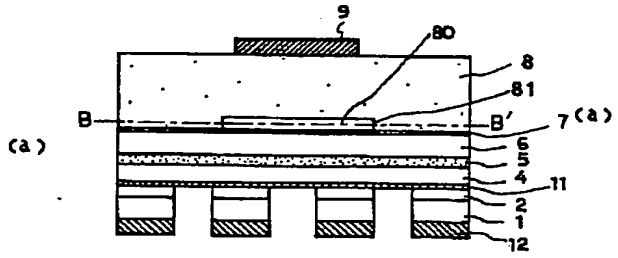


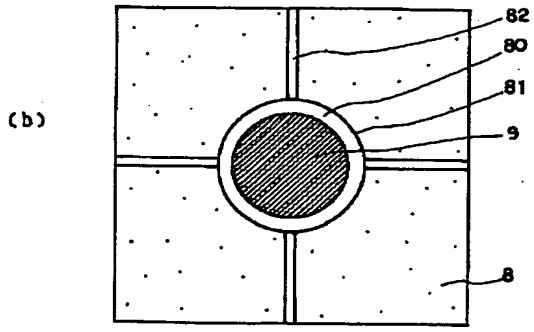
【図８】



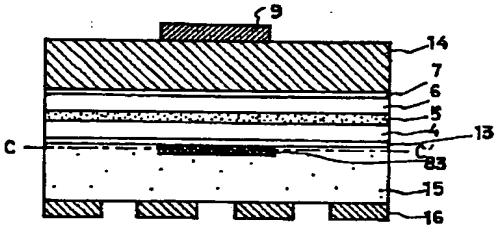


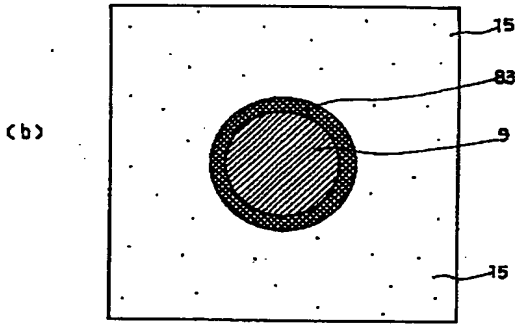
【図５】





【図９】

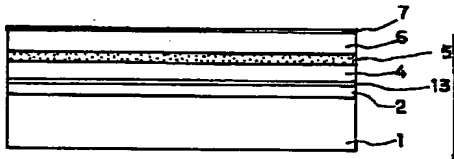




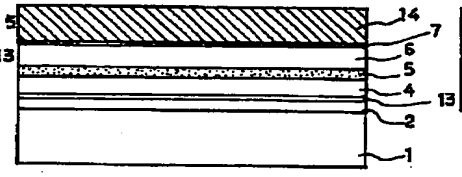
【図１０】

【図１１】

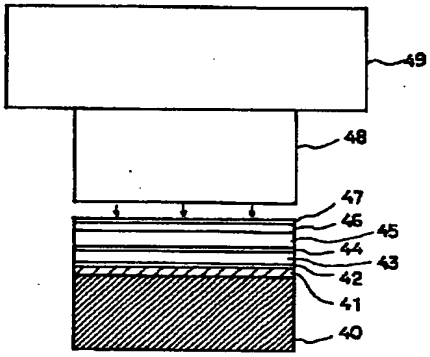
【図１６】

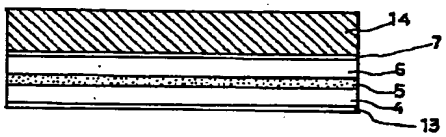


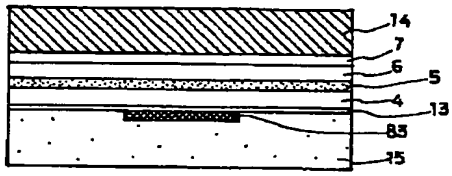
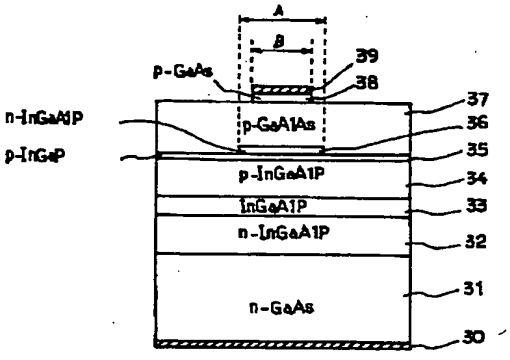
【図１２】



【図１４】







【図１５】